



PATENT ABSTRACTS OF JAPAN

(11) Publication number: **11288933 A**(43) Date of publication of application: **19 . 10 . 99**

(51) Int. Cl. **H01L 21/318**
H01L 29/78

(21) Application number: **10057592**(22) Date of filing: **10 . 03 . 98**(30) Priority: **04 . 02 . 98 JP 10 22497**(71) Applicant: **SONY CORP**(72) Inventor: **KATAOKA TOYOTAKA**

(54) **METHOD FOR FORMING INSULATION FILM AND
MANUFACTURE OF P-TYPE SEMICONDUCTOR
ELEMENT**

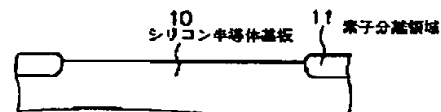
(57) Abstract:

PROBLEM TO BE SOLVED: To avoid the reduction of a current drive capacity due to the infiltration of nitrogen atoms into a channel formation region by forming an insulation film by a first process for heat-treating a semiconductor layer in a nitriding atmosphere, where an atmospheric temperature is determined to be at a specific range and a second process for heat-treating the semiconductor layer in an oxidizing atmosphere.

SOLUTION: In a first process, a semiconductor layer 10 is heat-treated (nitriding treatment) in a nitriding atmosphere at an atmospheric temperature of 200-500°C, thus forming an extremely thin nitride film on the surface of the semiconductor layer 10. By heat-treating (oxidation treatment) the semiconductor layer 10 in an oxidizing atmosphere in a second process, the oxidation of the semiconductor layer 10 advances due to the oxidation seed through a nitriding film such as a silicon nitriding film, thus forming an oxide film such as a silicon oxide film on the semiconductor film 10 in the interface between the nitriding film and the semiconductor layer. In this manner, by forming an

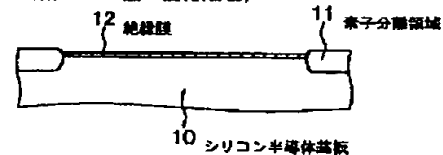
insulating film 2 in two stages, the amount of nitriding atom contained in the insulation film near the surface of the semiconductor layer can be reduced.

COPYRIGHT: (C)1999,JPO
(A)



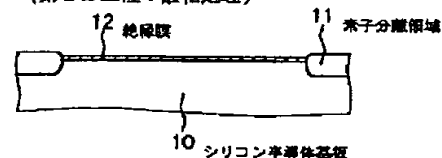
(B)

(第1の工程: 窒化処理)



(C)

(第2の工程: 酸化処理)



• • • • •

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-288933

(43) 公開日 平成11年(1999)10月19日

(51) Int.Cl.⁶

H 0 1 L 21/318
29/78

識別記号

F I

H 0 1 L 21/318
29/78

C

3 0 1 G

審査請求 未請求 請求項の数14 O L (全 10 頁)

(21) 出願番号 特願平10-57592

(22) 出願日 平成10年(1998) 3 月10日

(31) 優先権主張番号 特願平10-22497

(32) 優先日 平10(1998) 2 月 4 日

(33) 優先権主張国 日本 (J P)

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川 6 丁目 7 番35号

(72) 発明者 片岡 豊隆

東京都品川区北品川 6 丁目 7 番35号 ソニ
ー株式会社内

(74) 代理人 弁理士 山本 孝久

(54) 【発明の名称】 絶縁膜の形成方法及びp形半導体素子の製造方法

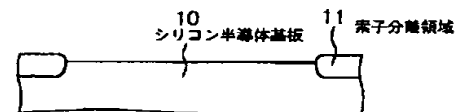
(57) 【要約】

【課題】 ボロン原子の突き抜け現象を確実に防止でき、且つ、pチャネル型MOS半導体素子の電流駆動能力の低下が生じるといった問題の発生を回避でき、しかも、極薄の絶縁膜の形成を可能にする絶縁膜の形成方法を提供する。

【解決手段】 絶縁膜の形成方法は、(イ) 雰囲気温度200乃至500℃の窒化性雰囲気中で半導体層10を熱処理(窒化処理)する第1の工程、及び、(ロ) 酸化性雰囲気中で半導体層10を熱処理(酸化処理)する第2の工程から成り、以て、半導体層10の表面に絶縁膜12を形成する。

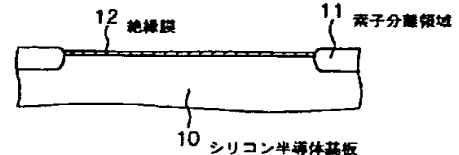
【図1】

(A) 【工程-100】



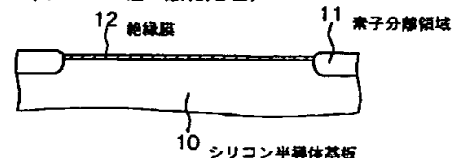
(B) 【工程-110】

(第1の工程: 窒化処理)



(C) 【工程-120】

(第2の工程: 酸化処理)



【特許請求の範囲】

【請求項 1】 (イ) 雰囲気温度 200 乃至 500° C の窒化性雰囲気中で半導体層を熱処理する第 1 の工程、及び、

(ロ) 酸化性雰囲気中で該半導体層を熱処理する第 2 の工程、
から成り、以て、半導体層表面に絶縁膜を形成することを特徴とする絶縁膜の形成方法。

【請求項 2】 窒化性雰囲気は NH_3 ガス雰囲気であることを特徴とする請求項 1 に記載の絶縁膜の形成方法。

【請求項 3】 酸化性雰囲気は乾燥酸素ガス雰囲気であることを特徴とする請求項 1 に記載の絶縁膜の形成方法。

【請求項 4】 第 1 の工程における熱処理は急速熱処理法に基づくことを特徴とする請求項 1 に記載の絶縁膜の形成方法。

【請求項 5】 (A) 半導体層の表面にゲート絶縁膜を形成する工程、及び、

(B) 該ゲート絶縁膜上に p 形不純物を含む半導体薄膜から成るゲート電極を形成する工程、
を含む p 形半導体素子の製造方法であって、
上記工程 (A) は、

(イ) 雰囲気温度 200 乃至 500° C の窒化性雰囲気中で半導体層を熱処理する第 1 の工程、及び、

(ロ) 酸化性雰囲気中で該半導体層を熱処理する第 2 の工程、から成ることを特徴とする p 形半導体素子の製造方法。

【請求項 6】 窒化性雰囲気は NH_3 ガス雰囲気であることを特徴とする請求項 5 に記載の p 形半導体素子の製造方法。

【請求項 7】 酸化性雰囲気は乾燥酸素ガス雰囲気であることを特徴とする請求項 5 に記載の p 形半導体素子の製造方法。

【請求項 8】 第 1 の工程における熱処理は急速熱処理法に基づくことを特徴とする請求項 5 に記載の p 形半導体素子の製造方法。

【請求項 9】 (イ) 窒化性雰囲気中で半導体層にパルスレーザを照射する第 1 の工程、及び、

(ロ) 酸化性雰囲気中で該半導体層を熱処理する第 2 の工程、から成り、以て、半導体層表面に絶縁膜を形成することを特徴とする絶縁膜の形成方法。

【請求項 10】 窒化性雰囲気は NH_3 ガス雰囲気であることを特徴とする請求項 9 に記載の絶縁膜の形成方法。

【請求項 11】 酸化性雰囲気は乾燥酸素ガス雰囲気であることを特徴とする請求項 9 に記載の絶縁膜の形成方法。

【請求項 12】 (A) 半導体層の表面にゲート絶縁膜を形成する工程、及び、

(B) 該ゲート絶縁膜上に p 形不純物を含む半導体薄膜から成るゲート電極を形成する工程、を含む p 形半導体素子の製造方法であって、

上記工程 (A) は、

(イ) 窒化性雰囲気中で半導体層にパルスレーザを照射する第 1 の工程、及び、

(ロ) 酸化性雰囲気中で該半導体層を熱処理する第 2 の工程、から成ることを特徴とする p 形半導体素子の製造方法。

【請求項 13】 窒化性雰囲気は NH_3 ガス雰囲気であることを特徴とする請求項 12 に記載の p 形半導体素子の製造方法。

10 【請求項 14】 酸化性雰囲気は乾燥酸素ガス雰囲気であることを特徴とする請求項 12 に記載の p 形半導体素子の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、絶縁膜の形成方法、及び、かかる絶縁膜の形成方法を適用した p 形半導体素子の製造方法に関する。

【0002】

【従来の技術】 例えば、シリコン半導体基板を基にした MOS 半導体装置の製造においては、例えばシリコン酸化膜から成るゲート絶縁膜をシリコン半導体基板の表面に形成する必要がある。また、薄膜トランジスタ (TFT) の製造においても、絶縁性基板の上に設けられたシリコン層の表面に、例えばシリコン酸化膜から成るゲート絶縁膜を形成する必要がある。このようなシリコン酸化膜は、半導体装置の信頼性を担っているといっても過言ではない。従って、シリコン酸化膜には、常に、高い絶縁破壊耐圧及び長期信頼性が要求される。特に、デザインルールが 0.13 μm 以降の MOS 半導体装置においては、ゲート絶縁膜の膜厚を 4 nm 以下にすることが要求され、このような極薄のゲート絶縁膜には一層優れた特性が要求される。

【0003】 近年、CMOS トランジスタにおいては、低消費電力化のために低電源電圧化が図られており、そのために、p チャネル型 MOS 半導体素子 (以下、pMOS 半導体素子と呼ぶ) と n チャネル型 MOS 半導体素子に対して、十分に低く、しかも対称な閾値電圧が要求される。このような要求に対処するために、pMOS 半導体素子においては、これまでの n 形不純物を含むポリシリコン薄膜から構成されたゲート電極に替わり、p 形不純物を含むポリシリコン薄膜から構成されたゲート電極が用いられるようになっている。ところが、通常用いられる p 形不純物であるボロン原子 (B) は、ゲート電極形成後の半導体装置製造工程における各種の熱処理によってゲート電極からゲート絶縁膜を通過し、シリコン半導体基板にまで容易に到達し、pMOS 半導体素子の閾値電圧を変動させる。このような現象は、低電源電圧化のためにゲート絶縁膜を一層薄くした場合、一層顕著に現れる。

50 【0004】 シリコン半導体基板を窒化処理し、その

後、シリコン半導体基板に対して酸化処理を行うことによって、窒素原子をゲート絶縁膜中へ導入する技術が、例えば、文献1「Evaluation of Interfacial Nitrogen Concentration of RTP Oxynitrides by Reoxidation」、Y. Okada, et al., J. Electrochem. Soc., Vol. 140, No. 6, June 1993, ppL87-L89 に開示されている。また、ボロン原子(B)がゲート電極からゲート絶縁膜を通過し、シリコン半導体基板にまで到達する現象(ボロン原子の突き抜け現象と呼ぶ)を抑制するための技術として、窒素原子をゲート絶縁膜中に導入する技術が、例えば、文献2「極薄Si直接窒化・酸化ゲート絶縁膜の評価」、青山敬幸 他、信学技報 SDM93-58, 1993-07, pp15-22に開示されている。

【0005】通常、窒素原子のゲート絶縁膜中への導入は、窒素原子を構成原子の1つとする反応性ガス雰囲気中でシリコン半導体基板を熱処理することによって行われる。具体的には、先ず、シリコン半導体基板の表面にシリコン酸化膜を形成し、その後、 NH_3 ガスあるいは N_2O ガス雰囲気中でシリコン酸化膜を熱処理する。以下、このような方法を、便宜上、従来の第1の方法と呼ぶ。あるいは又、上述の文献1においては、先ず、雰囲気温度 1100°C の N_2O ガス100%雰囲気中で、シリコン半導体基板を熱処理(窒化処理)し、その後、シリコン半導体基板に対して85分間、酸化処理を行う。以下、このような方法を、便宜上、従来の第2の方法と呼ぶ。上述の文献2においては、先ず、例えば、5%- NH_3/Ar (760トル)、 550°C の雰囲気中でシリコン半導体基板を10分間、窒化処理し、次いで、10%- O_2/Ar (760トル)、 1000°C の雰囲気中で、60~90分間、酸化処理を行う。以下、このような方法を、便宜上、従来の第3の方法と呼ぶ。

【0006】

【発明が解決しようとする課題】ところが、従来の第1の方法にて得られるゲート絶縁膜においては、図6にSIMS分析結果を示すように、ゲート絶縁膜とシリコン半導体基板表面の界面(即ち、ゲート絶縁膜とチャネル形成領域の界面)近傍のゲート絶縁膜中に窒素原子が多く存在し、これに起因して、pMOS半導体素子の電流駆動能力の低下が生じるという問題がある。

【0007】一方、従来の第2の方法にて得られるゲート絶縁膜においては、文献1のFig.4に示されているように、窒素原子を多く含むゲート絶縁膜の領域がシリコン半導体基板側よりもゲート絶縁膜表面側に位置するものの、ゲート絶縁膜の厚さは20nm程度もある。従って、前述の文献1に記載された従来の第2の方法では、ゲート絶縁膜を薄膜化することは困難である。従来の第3の方法にて得られるゲート絶縁膜においては、文献2の図2に示されているように、ゲート絶縁膜とシリコン半導体基板表面の界面(即ち、ゲート絶縁膜とチャ

ネル形成領域の界面)近傍まで、ゲート絶縁膜の深さ方向に窒素原子が均一に含まれているため、ゲート絶縁膜の形成条件に依っては、pMOS半導体素子の電流駆動能力の低下が生じる虞がある。

【0008】従って、本発明の目的は、ボロン原子の突き抜け現象を確実に防止でき、且つ、pチャネル型MOS半導体素子の電流駆動能力の低下が生じるといった問題の発生を回避でき、しかも、極薄の絶縁膜の形成を可能にする絶縁膜の形成方法、及び、かかる絶縁膜の形成方法を適用したp形半導体素子の製造方法を提供することにある。

【0009】

【課題を解決するための手段】上記の目的を達成するための本発明の第1の態様に係る絶縁膜の形成方法は、

(イ)雰囲気温度200乃至 500°C の窒化性雰囲気中で半導体層を熱処理する第1の工程、及び、(ロ)酸化性雰囲気中で該半導体層を熱処理する第2の工程から成り、以て、半導体層表面に絶縁膜を形成することを特徴とする。

【0010】上記の目的を達成するための本発明の第1の態様に係るp形半導体素子の製造方法は、(A)半導体層の表面にゲート絶縁膜を形成する工程、及び、

(B)該ゲート絶縁膜上にp形不純物を含む半導体薄膜から成るゲート電極を形成する工程を含み、上記工程(A)は、(イ)雰囲気温度200乃至 500°C の窒化性雰囲気中で半導体層を熱処理する第1の工程、及び、(ロ)酸化性雰囲気中で該半導体層を熱処理する第2の工程から成ることを特徴とする。

【0011】上記の目的を達成するための本発明の第2の態様に係る絶縁膜の形成方法は、(イ)窒化性雰囲気中で半導体層にパルスレーザを照射する第1の工程、及び、(ロ)酸化性雰囲気中で該半導体層を熱処理する第2の工程から成り、以て、半導体層表面に絶縁膜を形成することを特徴とする。

【0012】上記の目的を達成するための本発明の第2の態様に係るp形半導体素子の製造方法は、(A)半導体層の表面にゲート絶縁膜を形成する工程、及び、

(B)該ゲート絶縁膜上にp形不純物を含む半導体薄膜から成るゲート電極を形成する工程を含み、上記工程(A)は、(イ)窒化性雰囲気中で半導体層にパルスレーザを照射する第1の工程、及び、(ロ)酸化性雰囲気中で該半導体層を熱処理する第2の工程から成ることを特徴とする。

【0013】本発明の第1若しくは第2の態様に係るp形半導体素子の製造方法においては、p形不純物を含む半導体薄膜(例えばポリシリコン薄膜やアモルファスシリコン薄膜といったシリコン薄膜やSi-Ge混晶系)から成るゲート電極の形成は、例えば、p形不純物(例えば、ボロン)を含むシリコン薄膜をCVD法に基づき成膜した後にかかるシリコン薄膜をパターニングする方

法、不純物を含まないシリコン薄膜をCVD法にて形成した後にp形不純物（例えばボロンやBF₂）をイオン注入法にてシリコン薄膜に注入し、次いでシリコン薄膜をパターニングする方法、不純物を含まないシリコン薄膜をCVD法にて形成した後にパターニングを行い、次いで、p形不純物（例えばボロンやBF₂）をイオン注入法にてシリコン薄膜に注入する方法を挙げることができる。尚、工程（B）において、p形不純物を含むシリコン薄膜から成る半導体薄膜を形成した後、この半導体薄膜上にシリサイド層を形成し、次いで、シリサイド層及び半導体薄膜をパターニングすることによって、ポリサイド構造を有するゲート電極を形成してもよい。あるいは又、p形不純物を含むシリコン薄膜から成る半導体薄膜を形成した後、この半導体薄膜上にタングステン等の高融点金属層を形成し、次いで、高融点金属層及び半導体薄膜をパターニングすることによって、高融点金属層と半導体薄膜の2層構造を有するゲート電極を形成してもよい。更には、半導体薄膜やシリサイド層、高融点金属層の上に、所謂オフセット酸化膜が形成されていてもよい。

【0014】本発明の第1若しくは第2の態様に係る絶縁膜の形成方法あるいは第1若しくは第2の態様に係るp形半導体素子の製造方法（以下、これらを総称して、本発明と呼ぶ場合がある）における窒化性雰囲気は、NH₃ガス雰囲気、NOガス雰囲気あるいはN₂Oガス雰囲気とすることが好ましく、中でも、NH₃ガス雰囲気とすることが望ましい。窒化性雰囲気は、これらのガスと、N₂やAr等の不活性ガスとの混合ガス雰囲気であってもよく、あるいは又、窒化性雰囲気を減圧雰囲気としてもよい。これによって、一層薄い窒化膜（例えば、シリコン窒化膜）を膜厚制御性良く形成することができる。

【0015】本発明の第1の態様に係る絶縁膜の形成方法あるいは第1の態様に係るp形半導体素子の製造方法においては、第1の工程における熱処理を、炉熱処理法に基づき行うこともできるが、極薄の窒化膜を半導体層表面に形成するといった観点からは、急速熱処理法（Rapid Thermal Processing）に基づき行うことが望ましい。第1の工程における熱処理の温度（半導体層の温度）は、200°C〜500°Cである。第1の工程における熱処理を急速熱処理法に基づき行う場合、かかる熱処理温度に達してから熱処理時間を0.1秒〜10秒とすることが、極薄の窒化膜を膜厚制御性良く形成するといった観点から望ましい。尚、第1の工程における熱処理温度が200°C未満では、半導体層表面を窒化することが困難となる場合がある。一方、熱処理温度が500°Cを越える場合、半導体層表面に形成される窒化膜の厚さが厚くなり過ぎ、第2の工程で半導体層に酸化膜を膜厚制御性良く形成することが困難となり、あるいは又、極薄の絶縁膜あるいはゲート絶縁膜（以下、こ

れらを総称して絶縁膜等と呼ぶ場合がある）を形成することが困難となる虞がある。

【0016】本発明の第2の態様に係る絶縁膜の形成方法あるいは第2の態様に係るp形半導体素子の製造方法において、半導体層に照射するパルスレーザは、半導体層を極めて短時間に昇温させ、半導体層表面を窒化することができるようなパルスレーザであればよく、例えばエキシマレーザを用いることができる。尚、レーザの波長の範囲として20nm〜500nm、照射エネルギー密度として0.1〜1J/cm²、照射時間として0.01〜0.1n秒を例示することができる。

【0017】また、シリコン半導体基板を基にしてMOS半導体装置を製造する場合、従来、ゲート絶縁膜を成膜する前に、NH₄OH/H₂O₂水溶液で洗浄し更にHCl/H₂O₂水溶液で洗浄するというRCA洗浄によりシリコン半導体基板の表面を洗浄し、その表面から微粒子や金属不純物を除去する。ところで、RCA洗浄を行うと、シリコン半導体基板の表面は洗浄液と反応し、厚さ0.5〜1nm程度のシリコン酸化膜が形成される。

かかるシリコン酸化膜の膜厚は不均一であり、しかも、このシリコン酸化膜中には洗浄液成分が残留する。そこで、フッ化水素酸水溶液にシリコン半導体基板を浸漬して、かかるシリコン酸化膜を除去し、更に純水で薬液成分を除去する。これによって、大部分が水素で終端され、極一部がフッ素で終端されたシリコン半導体基板の表面を得ることができる。尚、このような工程によって、大部分が水素で終端され、極一部がフッ素で終端されたシリコン半導体基板の表面を得ることを、本明細書では、シリコン半導体基板の表面を露出させると表現する。その後、かかるシリコン半導体基板の表面に絶縁膜等を形成する。ところで、絶縁膜等を形成する前の雰囲気を高温度の非酸化雰囲気とすると、シリコン半導体基板の表面に荒れ（凹凸）が生じる。このような現象は、フッ化水素酸水溶液及び純水での洗浄によってシリコン半導体基板の表面に形成されたSi-H結合の一部あるいは又Si-F結合の一部が、水素やフッ素の昇温脱離によって失われ、シリコン半導体基板の表面にエッチング現象が生じることに起因すると考えられている。例えば、アルゴンガス中でシリコン半導体基板を600°C以上に昇温するとシリコン半導体基板の表面に激しい凹凸が生じることが、培風館発行、大見忠弘著「ウルトラクリーンULSI技術」、第21頁に記載されている。本発明の第1の態様に係る絶縁膜の形成方法あるいは第1の態様に係るp形半導体素子の製造方法では、第1の工程において雰囲気温度200乃至500°Cの窒化性雰囲気中で半導体層を熱処理するが故に、このような半導体層（例えばシリコン半導体基板）の表面に荒れ（凹凸）が発生するといった現象の発生を確実に回避することができる。

【0018】本発明においては、第1の工程で形成され

る窒化膜の厚さを0.5nm~2.0nm、好ましくは0.5nm~1.5nm、一層好ましくは0.5nm~1.0nmとすることが、極薄の絶縁膜等を形成するといった観点から望ましい。尚、窒化膜の厚さは、例えば二次イオン質量分析法(SIMS法)にて測定することができる。ここで、窒化膜の厚さとは、SIMS法にて得られた分析結果において、窒化膜を構成する組成(例えば、シリコン窒化膜、SiN)のピークを含む測定カーブの部分における半値幅が得られるときの絶縁膜等の表面からの深さの内の深い方の深さを意味する。

【0019】本発明においては、酸化性雰囲気、乾燥酸素ガス雰囲気あるいは湿式ガス雰囲気とすることができるが、湿式ガス雰囲気とした場合、第2の工程における熱処理条件に依っては、第1の工程で形成された半導体層を構成する原子と窒素原子の結合(例えば、Si-N結合)が第2の工程において切断される効果が大きくなるため、乾燥酸素ガス雰囲気とすることが望ましい。酸化性雰囲気は、100%酸素ガス雰囲気としてもよいし、N₂やAr等の不活性ガスで希釈された酸素ガス雰囲気としてもよい。第2の工程は、炉熱処理法に基づき行ってもよいし、急速熱処理法に基づき行ってもよい。第2の工程における熱処理条件は、最終的に要求される絶縁膜等の厚さに依って決定すればよい。第2の工程を炉熱処理法に基づき行う場合には、熱処理の温度(半導体層の温度)として800°C~1000°C、かかる熱処理温度に達してからの熱処理時間として1分~10分を例示することができる。一方、急速熱処理法に基づき行う場合には、熱処理の温度(半導体層の温度)として900°C~1100°C、かかる熱処理温度に達してからの熱処理時間として10秒~5分を例示することができる。

【0020】通常、シリコン半導体基板の表面に絶縁膜等を形成する前に、NH₄OH/H₂O₂水溶液で洗浄し更にHCl/H₂O₂水溶液で洗浄するというRCA洗浄によりシリコン半導体基板の表面を洗浄し、その表面から微粒子や金属不純物を除去した後、フッ化水素酸水溶液及び純水によるシリコン半導体基板の洗浄を行う。ところが、その後、シリコン半導体基板が大気に曝されると、シリコン半導体基板の表面が汚染され、水分や有機物がシリコン半導体基板の表面に付着し、あるいは又、シリコン半導体基板表面のSi原子が水酸基(OH)と結合する虞がある(例えば、文献“Highly-reliable Gate Oxide Formation for Giga-Scale LSIs by using Closed Wet Cleaning System and Wet Oxidation with Ultra-DryUnloading”, J. Yugami, et al., International Electron Device Meeting Technical Digest 95, pp 855-858 参照)。このような場合、そのままの状態では絶縁膜等の形成を開始すると、形成された絶縁膜中に水分や有機物、あるいは又、例えばSi-OHが取り込まれ、形成された絶縁膜等の特性低下あるいは欠陥部分の

発生の原因となり得る。尚、欠陥部分とは、シリコンダングリングボンド(Si・)やSi-H結合といった欠陥が含まれる絶縁膜等の部分、あるいは又、Si-O-Si結合が応力によって圧縮され若しくはSi-O-Si結合の角度が厚い若しくはバルクのシリコン酸化膜中のSi-O-Si結合の角度と異なるといったSi-O-Si結合が含まれた絶縁膜等の部分を意味する。それ故、このような問題の発生を回避するためには、絶縁膜等の形成の前に半導体層表面を洗浄する工程を含み、表面洗浄後の半導体層を大気に曝すことなく(即ち、例えば、半導体層表面の洗浄から絶縁膜等の形成工程の開始までの雰囲気を不活性ガス雰囲気若しくは真空雰囲気とし)、絶縁膜等の形成を実行することが好ましい。これによって、例えば半導体層としてシリコン半導体基板を用いる場合、大部分が水素で終端され、極一部がフッ素で終端された表面を有するシリコン半導体基板の表面に絶縁膜等を形成することができ、形成された絶縁膜等の特性低下あるいは欠陥部分の発生を防止することができる。

【0021】半導体層としては、シリコン単結晶ウエハといったシリコン半導体基板だけでなく、半導体基板上に形成されたエピタキシャルシリコン層、ポリシリコン層、あるいはアモルファスシリコン層、更には、シリコン半導体基板やこれらの層に半導体素子が形成されたもの、Si-Ge混晶等、絶縁膜を形成すべき材料層を意味する。半導体層に絶縁膜を形成するとは、半導体基板等の上若しくは上方に形成された半導体層に絶縁膜を形成する場合だけでなく、半導体基板の表面に絶縁膜を形成する場合を含む。尚、シリコン単結晶ウエハは、CZ法、MCZ法、DL CZ法、FZ法等、如何なる方法で作製されたウエハであってもよく、また、予め水素アニールが加えられたものでもよい。

【0022】本発明の絶縁膜の形成方法は、例えばMOSトランジスタのゲート絶縁膜、トップゲート型若しくはボトムゲート型薄膜トランジスタのゲート絶縁膜の形成、フラッシュメモリのトンネル絶縁膜の形成等、各種半導体装置における絶縁膜の形成に適用することができる。

【0023】本発明においては、第1の工程が完了した時点で、半導体層の表面に窒化膜が形成される。そして、本発明の第1の態様に係る絶縁膜の形成方法あるいは第1の態様に係るp形半導体素子の製造方法においては、第1の工程において、雰囲気温度200乃至500°Cの窒化性雰囲気中で半導体層を熱処理(窒化処理)するので、また、本発明の第2の態様に係る絶縁膜の形成方法あるいは第2の態様に係るp形半導体素子の製造方法においては、窒化性雰囲気中で半導体層にパルスレーザを照射して窒化処理を行うので、半導体層の表面に極薄の窒化膜を形成することが可能となる。その後、第2の工程において酸化性雰囲気中で半導体層を熱処理

(酸化処理)することによって、窒化膜(例えばシリコン窒化膜)を突き抜けた酸化種によって半導体層の酸化が進行し、窒化膜と半導体層の界面における半導体層に酸化膜(例えばシリコン酸化膜)が形成される。即ち、巨視的には、半導体層の表面に、下から酸化膜、窒化膜が形成される。また、窒化膜の一部には酸化窒化物が含まれる。例えばシリコン窒化膜の一部にはシリコン窒化酸化物(SiON)が含まれる。このように、絶縁膜等の形成を2段階とすることによって、窒素原子を多く含む絶縁膜等の領域は絶縁膜等の表面近傍に形成され、一方、チャネル形成領域である半導体層の表面近傍の絶縁膜等に含まれる窒素原子の量を少なくすることができる。

【0024】

【発明の実施の形態】以下、図面を参照して、発明の実施の形態(以下、実施の形態と略称する)に基づき本発明を説明する。

【0025】(実施の形態1) 実施の形態1は、本発明の第1の態様に係る絶縁膜の形成方法及びp形半導体素子の製造方法に関する。実施の形態1においては、半導体層としてシリコン半導体基板を用いる。また、第1の工程を NH_3 ガス100%雰囲気にて行う。実施の形態1における絶縁膜の形成方法及びp形半導体素子の製造方法を、以下、シリコン半導体基板等の模式的な一部断面図である図1及び図2を参照して説明する。

【0026】[工程-100] 先ず、リンをドーブした直径8インチのn型シリコンウェハ(CZ法にて作製)であるシリコン半導体基板10に、公知の方法でLOCOS構造を有する素子分離領域11を形成し、次いでウェルイオン注入、チャネルストップイオン注入、閾値調整イオン注入を行う。尚、素子分離領域はトレンチ構造を有していてもよいし、LOCOS構造とトレンチ構造の組み合わせであってもよい。その後、RCA洗浄によりシリコン半導体基板10の表面の微粒子や金属不純物を除去し、次いで、0.1%フッ化水素酸水溶液及び純水によるシリコン半導体基板10の表面洗浄を行い、シリコン半導体基板10の表面を露出させる(図1の

(A)参照)。尚、シリコン半導体基板10の表面は大半が水素で終端しており、極一部がフッ素で終端されている。

【0027】[工程-110] 次に、シリコン半導体基板10を、図示しない急速熱処理装置内に搬入し、以下の表1に例示する条件にて第1の工程である窒化処理を実行し、シリコン窒化膜を形成する(図1の(B)参照)。

【0028】

【表1】

NH_3 流量 : 2SLM

雰囲気温度 : 400°C

雰囲気圧力 : 1.01×10⁵Pa (1気圧)

熱処理時間 : 1秒

【0029】[工程-120] その後、同じ急速熱処理装置内で、以下の表2に例示する条件にて第2の工程である酸化処理を実行する。酸化種である酸素原子は、

[工程-110]にて形成されたシリコン窒化膜を通して半導体層(シリコン半導体基板10)に到達し、半導体層を構成するシリコン原子と反応して SiO_2 が形成される。こうして、図1の(C)に示すように、半導体層に相当するシリコン半導体基板10の表面にゲート絶縁膜12を形成することができる。ここで、絶縁膜の総厚を約4nmとした。尚、絶縁膜12は、巨視的には、半導体層(シリコン半導体基板10)の表面に形成された、シリコン酸化膜及びシリコン窒化膜の2層構成(シリコン窒化膜が上層)であり、シリコン窒化膜中にはシリコン酸化窒化物が含まれるが、図では1層で表した。

【0030】

【表2】

乾燥酸素流量 : 2SLM

雰囲気温度 : 1000°C

雰囲気圧力 : 1.01×10⁵Pa (1気圧)

熱処理時間 : 60秒

【0031】[工程-130] その後、急速熱処理装置から半導体層に相当するシリコン半導体基板10を搬出し、次いで、公知のCVD装置にシリコン半導体基板10を搬入する。そして、全面に不純物を含んでいないシリコン薄膜(実施の形態1においてはポリシリコン薄膜)から成る半導体薄膜をCVD法にて成膜する。次いで、フォトリソグラフィ技術及びドライエッチング技術に基づき半導体薄膜をパターニングする。そして、半導体薄膜及びシリコン半導体基板にボロンイオンをイオン注入法にて注入する。これによって、ゲート絶縁膜12上にp形不純物を含む半導体薄膜(具体的にはポリシリコン薄膜)から成るゲート電極13を形成することができる。併せて、LDD構造を形成することができる(図2の(A)参照)。

【0032】[工程-140] 次に、全面に絶縁層を形成し、異方性ドライエッチング技術に基づき絶縁層をエッチングして、ゲート電極13の側壁にサイドウォール14を形成する。次いで、ソース/ドレイン領域15を形成するために、シリコン半導体基板にボロンイオンをイオン注入法にて注入した後、イオン注入された不純物の活性化熱処理を行う。その後、全面に層間絶縁層16をCVD法にて成膜し、ソース/ドレイン領域15の上方の層間絶縁層16に開口部を設け、かかる開口部内を含む層間絶縁層16の上に配線材料層をスパッタ法にて形成し、配線材料層をパターニングすることによって配線17を形成し、図2の(B)に模式的な一部断面図を示すp形半導体素子を得ることができる。

【0033】実施の形態1にて形成された絶縁膜のSi

MS分析結果を図3に示す。図3から明らかなように、SIMS法にて得られた分析結果において、絶縁膜等の表面からSiNの測定カーブのピークまでの深さは約0.5nmであり、極薄のシリコン窒化膜が形成されている。また、絶縁膜の総厚は約4nmであり、半導体層であるシリコン半導体基板との界面近傍の絶縁膜には窒素原子は殆ど含まれていない。

【0034】(実施の形態2) 実施の形態2においては、第1の工程である窒化処理の条件を、以下の表3に示す条件とした。即ち、実施の形態2においては、第1の工程の雰囲気を窒素ガスで希釈されたNH₃雰囲気とする。あるいは又、表4に例示するように、第1の工程の雰囲気を減圧NH₃雰囲気とすることもできる。これらの点を除き、実施の形態2における絶縁膜等の形成は実施の形態1にて説明したと同様とすることができる。

【0035】

【表3】

NH₃流量 : 0.2SLM
N₂流量 : 1.8SLM
雰囲気圧力 : 1.01×10^5 Pa (1気圧)
雰囲気温度 : 450°C
熱処理時間 : 1秒

【0036】

【表4】

NH₃流量 : 2SLM
雰囲気温度 : 450°C
雰囲気圧力 : 1.0×10^4 Pa
熱処理時間 : 1秒

【0037】(実施の形態3) 実施の形態3は、本発明の第2の態様に係る絶縁膜の形成方法及びp形半導体素子の製造方法に関する。実施の形態3においても、半導体層としてシリコン半導体基板を用いる。また、第1の工程をNH₃ガス100%雰囲気にて行う。

【0038】レーザ照射装置の概念図を図4に示す。このレーザ照射装置は、エキシマレーザ発振装置20と、アッテネータ21と、ビームホモジナイザ22と、反応室23と、反応室23内に配設されたX-Yテーブル24から構成されている。エキシマレーザ発振装置20から射出されたレーザビームは、アッテネータ21を通過し、ミラーで反射され、ビームホモジナイザ22を通過し、所望のレーザビームエネルギー密度であって5%以内に均一化された方形レーザビームに形成される。このレーザビームは、反応室23の上部に設けられた石英製の窓25を通過し、X-Yテーブル24上に載置されたシリコン半導体基板10に入射する。反応室23には、シリコン半導体基板10の搬入出のためにゲートバルブ26が配設されている。また、反応室23には、反応室23の雰囲気を窒化性雰囲気とするためにNH₃ガスを導入するための配管27A及びバージガス(N₂ガス)を導入するための配管27Bが配設されている。反応室

23内のガスは排気部28から系外に排気される。

【0039】実施の形態3における絶縁膜の形成方法及びp形半導体素子の製造方法を、以下、シリコン半導体基板等の模式的な一部断面図である図1及び図2を再び参照して説明する。

【0040】[工程-300] 先ず、実施の形態1の[工程-100]と同様にして、シリコン半導体基板10に、公知の方法で素子分離領域11を形成し、次いでウェルイオン注入、チャネルストップイオン注入、閾値調整イオン注入を行う。その後、RCA洗浄によりシリコン半導体基板10の表面の微粒子や金属不純物を除去し、次いで、0.1%フッ化水素酸水溶液及び純水によるシリコン半導体基板10の表面洗浄を行い、シリコン半導体基板10の表面を露出させる(図1の(A)参照)。尚、シリコン半導体基板10の表面は大半が水素で終端しており、極一部がフッ素で終端されている。

【0041】[工程-310] 次に、シリコン半導体基板10を、図4に概念図を示すレーザ照射装置内に搬入し、以下の表5に例示する条件にて第1の工程であるパルスレーザの照射に基づく窒化処理を実行する(図1の(B)参照)。尚、シリコン窒化膜の膜厚を0.5nmとした。

【0042】

【表5】

NH₃流量 : 2SLM
雰囲気圧力 : 1.3×10^3 Pa
使用レーザ : XeCl エキシマレーザ (308nm)
レーザパルス幅 : 44ナノ秒
レーザビームエネルギー密度 : 600mJ/cm²
ビームサイズ : 20mm×20mm

【0043】[工程-320] その後、シリコン半導体基板10をレーザ照射装置から搬出し、急速熱処理装置に搬入する。そして、表2に例示したと同様の条件にて第2の工程である酸化処理を実行する。酸化種である酸素原子は、[工程-310]にて形成されたシリコン窒化膜を通過して半導体層(シリコン半導体基板10)に到達し、半導体層を構成するシリコン原子と反応してSiO₂が形成される。こうして、図1の(C)に示すように、半導体層に相当するシリコン半導体基板10の表面にゲート絶縁膜12を形成することができる。ここで、絶縁膜の総厚を約3nmとした。

【0044】[工程-330] その後、急速熱処理装置から半導体層に相当するシリコン半導体基板10を搬出し、次いで、実施の形態1の[工程-130]及び[工程-140]を実行することによって、p形半導体素子を得ることができる。

【0045】以上、本発明を好ましい実施の形態に基づき説明したが、本発明はこれらの実施の形態に限定されるものではない。実施の形態にて説明した各種の条件は

13

例示であり、適宜変更することができる。

【0046】実施の形態においては、専らシリコン半導体基板の表面に絶縁膜を形成したが、本発明の絶縁膜の形成方法に基づき、基板の上に成膜されたエピタキシャルシリコン層に絶縁膜を形成することもできるし、基板の上に形成された絶縁層の上に成膜されたポリシリコン層あるいはアモルファスシリコン層等の表面に絶縁膜を形成することもできる。あるいは又、SOI構造におけるシリコン層の表面に絶縁膜を形成してもよいし、半導体素子や半導体素子の構成要素が形成された基板やこれらの上に成膜されたシリコン層の表面に絶縁膜を形成してもよい。更には、半導体素子や半導体素子の構成要素が形成された基板やこれらの上に成膜された下地絶縁層の上に形成されたシリコン層の表面に絶縁膜を形成してもよい。また、Si-Ge混晶系に対しても本発明の絶縁膜の形成方法を適用することができる。

【0047】あるいは又、実施の形態において0.1%フッ化水素酸水溶液及び純水により半導体層を構成するシリコン半導体基板の表面洗浄を行った後、半導体層を構成するシリコン半導体基板を急速熱処理装置あるいはレーザー照射装置の反応室に搬入したが、半導体層の表面洗浄から急速熱処理装置あるいはレーザー照射の反応室への搬入までの雰囲気、不活性ガス（例えば窒素ガス）雰囲気としてもよい。尚、このような雰囲気は、例えば、半導体層の表面洗浄装置の雰囲気を不活性ガス雰囲気とし、且つ、不活性ガスが充填された搬送用ボックス内に半導体層（例えばシリコン半導体基板）を納めて急速熱処理装置あるいはレーザー照射の反応室に搬入する方法や、図5に模式図を示すように、表面洗浄装置、例えば急速熱処理装置、搬送路、ローダー及びアンローダーから構成されたクラスターツール装置を用い、表面洗浄装置から急速熱処理装置までを搬送路で結び、かかる表面洗浄装置、搬送路及び急速熱処理装置の処理室の雰囲気を不活性ガス雰囲気とする方法によって達成することができる。

【0048】あるいは又、0.1%フッ化水素酸水溶液及び純水により半導体層を構成するシリコン半導体基板の表面洗浄を行う代わりに、表6に例示する条件にて、無水フッ化水素ガスを用いた気相洗浄法によって半導体層を構成するシリコン半導体基板の表面洗浄を行ってもよい。尚、パーティクルの発生防止のためにメタノールを添加する。あるいは又、表7に例示する条件にて、塩化水素ガスを用いた気相洗浄法によって半導体層を構成するシリコン半導体基板の表面洗浄を行ってもよい。尚、半導体層の表面洗浄開始前あるいは表面洗浄完了後における表面洗浄装置内の雰囲気や搬送路等内の雰囲気は、不活性ガス雰囲気としてもよいし、例えば $1.3 \times 10^{-1} \text{ Pa}$ (10^{-3} Torr) 程度の真空雰囲気としてもよい。尚、搬送路等内の雰囲気を真空雰囲気とする場合には、半導体層を搬入する際の急速熱処理装置あるいはレ

14

ーザ照射の反応室の雰囲気を例えば $1.3 \times 10^{-1} \text{ Pa}$ (10^{-3} Torr) 程度の真空雰囲気としておき、半導体層の搬入完了後、急速熱処理装置あるいはレーザー照射装置の反応室の雰囲気を、必要に応じて一旦不活性ガス（例えば窒素ガス）雰囲気とし、その後、第1の工程を実行すればよい。

【0049】

【表6】

無水フッ化水素ガス	: 300 SCCM
メタノール蒸気	: 80 SCCM
窒素ガス	: 1000 SCCM
圧力	: 0.3 Pa
温度	: 60°C

【0050】

【表7】

塩化水素ガス/窒素ガス	: 1 容量%
温度	: 800°C

【0051】これらの方法を採用することによって、絶縁膜の形成前に半導体層の表面を汚染等の無い状態に保つことができる結果、形成された絶縁膜中に水分や有機物、あるいは又、例えばSi-OHが取り込まれ、形成された絶縁膜の特性が低下しあるいは欠陥部分が発生することを、効果的に防ぐことができる。

【0052】尚、本発明の絶縁膜の形成方法あるいはp形半導体素子の製造方法において、酸性雰囲気中で半導体層を熱処理する第2の工程の完了後、形成された絶縁膜に熱処理を施してもよい。この場合、熱処理の雰囲気を、ハロゲン元素を含有する不活性ガス雰囲気とすることが望ましい。ハロゲン元素を含有する不活性ガス雰囲気中で例えばシリコン酸化膜を熱処理することによって、タイムゼロ絶縁破壊(TZDB)特性及び経時絶縁破壊(TDDB)特性に優れたシリコン酸化膜を得ることができる。熱処理における不活性ガスとしては、窒素ガス、アルゴンガス、ヘリウムガスを例示することができる。また、ハロゲン元素として、塩素、臭素、フッ素を挙げることができるが、なかでも塩素であることが望ましい。不活性ガス中に含有されるハロゲン元素の形態としては、例えば、塩化水素(HCl)、CCl₄、C₂HCl₃、Cl₂、HBr、NF₃を挙げることができる。不活性ガス中のハロゲン元素の含有率は、分子又は化合物の形態を基準として、0.001~10容量%、好ましくは0.005~10容量%、更に好ましくは0.02~10容量%である。例えば塩化水素ガスを用いる場合、不活性ガス中の塩化水素ガス含有率は0.02~10容量%であることが望ましい。熱処理を、枚葉処理とすることもできるが、炉アニール処理とすることが好ましい。熱処理の雰囲気温度は、700~1200°C、好ましくは700~1000°C、更に好ましくは700~950°Cである。また、熱処理を炉アニール処理とする場合の熱処理の時間は、5~60分、好ま

しくは10～40分、更に好ましくは20～30分である。一方、熱処理を枚葉処理とする場合の熱処理の時間は、1～10分とすることが好ましい。

【0053】

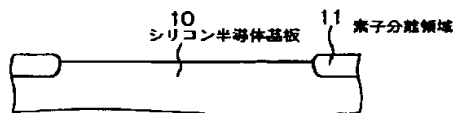
【発明の効果】本発明においては、第1の工程において雰囲気温度200乃至500°Cの窒化性雰囲気中で半導体層を熱処理するので、あるいは又、窒化性雰囲気中で半導体層にパルスレーザを照射するので、半導体層の表面に極薄の窒化膜（例えばシリコン窒化膜）を形成することが可能である。また、絶縁膜等の形成を2段階とするので、窒素原子を多く含む絶縁膜等の領域は絶縁膜等の表面近傍に形成され、一方、チャネル形成領域である半導体層の表面近傍の絶縁膜等に含まれる窒素原子の量を少なくすることができる。その結果、従来の技術のように、シリコン半導体基板（チャネル形成領域）に窒素原子が侵入することによる電流駆動能力の低下等の半導体素子特性への悪影響がない。更には、絶縁膜の表面領域には窒素原子が含まれるので、例えばゲート電極形成後の半導体装置製造工程における各種の熱処理によってボロン原子がゲート絶縁膜を通過してシリコン半導体基板にまで到達し、pチャネル型MOS半導体素子の閾値電圧が変動するといった現象を確実に回避することができる。

【図面の簡単な説明】

【図1】

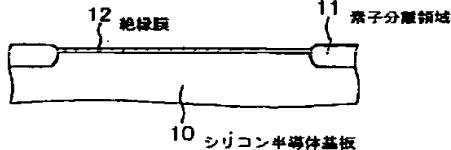
【図1】

(A) 【工程-100】



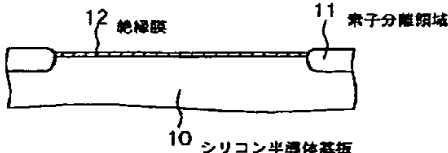
(B) 【工程-110】

(第1の工程：窒化処理)



(C) 【工程-120】

(第2の工程：酸化処理)



【図1】本発明の絶縁膜の形成方法及びp形半導体素子の製造方法を説明するための、シリコン半導体基板等の模式的な一部断面図である。

【図2】図1に引き続き、本発明のp形半導体素子の製造方法を説明するための、シリコン半導体基板等の模式的な一部断面図である。

【図3】発明の実施の形態1にて得られた絶縁膜のSIMS分析結果を示すグラフである。

【図4】レーザ照射装置の概念図である。

10 【図5】表面洗浄装置、急速熱処理装置、搬送路、ローダー及びアンローダーから構成されたクラスターツール装置の概念図である。

【図6】従来の方法に基づき得られた絶縁膜のSIMS分析結果を示すグラフである。

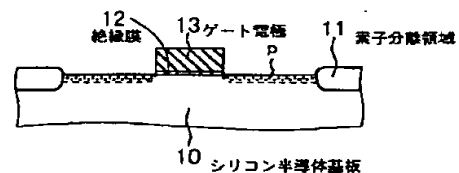
【符号の説明】

10・・・シリコン半導体基板、11・・・素子分離領域、12・・・絶縁膜（ゲート絶縁膜）、13・・・ゲート電極、14・・・サイドウォール、15・・・ソース/ドレイン領域、16・・・層間絶縁層、17・・・配線、20・・・エキシマレーザ発振装置、21・・・アッテネータ、22・・・ビームホモジナイザ、23・・・反応室、24・・・X-Yテーブル、25・・・石英製の窓、26・・・ゲートバルブ、27A、27B・・・配管、28・・・排気部

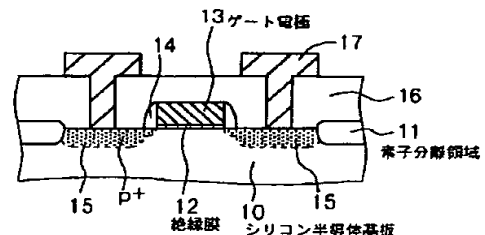
【図2】

【図2】

(A) 【工程-130】

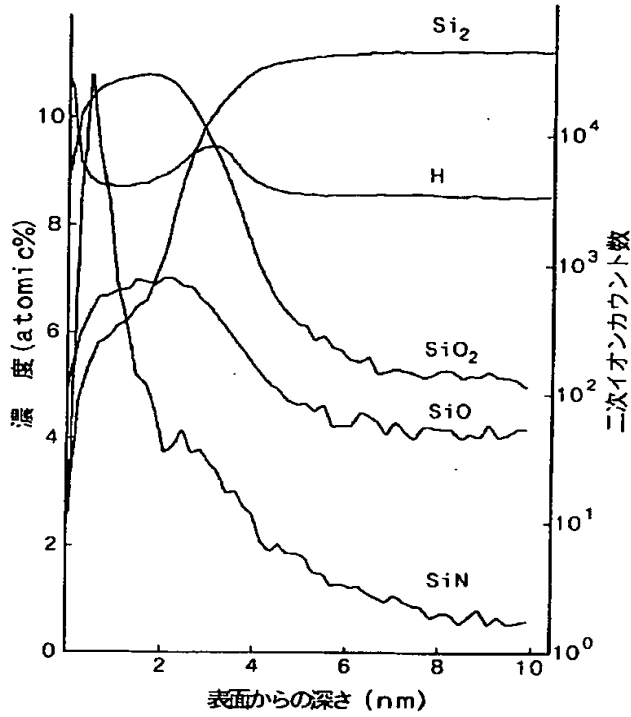


(B) 【工程-140】



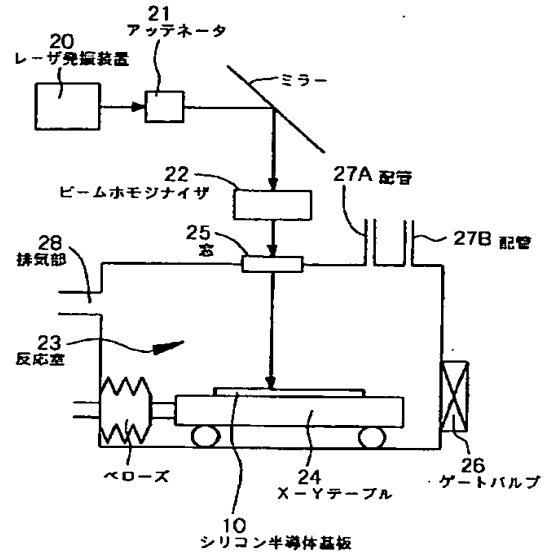
【図 3】

【図 3】



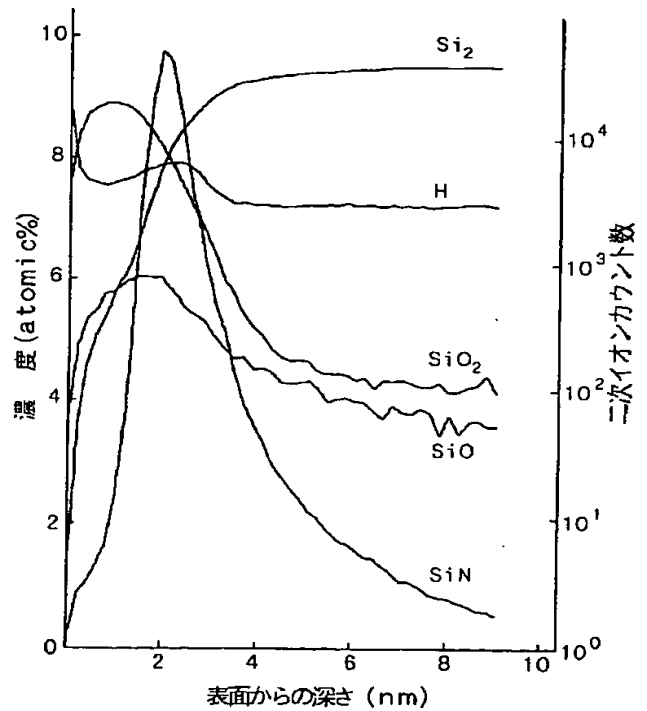
【図 4】

【図 4】



【図 6】

【図 6】



【図 5】

【図 5】

